POT/IB04/52662 WORLD INTELLECTUAL PROPERTY ORGANIZATION

ORGANISATION MONDIALE DE LA PROPRIÉTÉ INTELLECTUELLE 34, chemin des Colombettes, Case postale 18, CH-1211 Genève 20 (Suisse) Téléphone: (41 22) 338 91 11 - e-mail: wipo.mail @ wipo.int. - Fac-similé: (41 22) 733 54 28

PATENT COOPERATION TREATY (PCT) TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

CERTIFIED COPY OF THE INTERNATIONAL APPLICATION AS FILED AND OF ANY CORRECTIONS THERETO

COPIE CERTIFIÉE CONFORME DE LA DEMANDE INTERNATIONALE, TELLE QU'ELLE A ÉTÉ DÉPOSÉE, AINSI QUE DE TOUTES CORRECTIONS Y RELATIVES

International Application No. PCT/IB 0 3 / 0 5 8 4 6 International Filing Date Date du dépôt international Date Date du dépôt international

(08.12.03)

Geneva/Genève, 21 DECEMBER 2004 (21, 12, 04)

International Bureau of the World Intellectual Property Organization (WIPO)

Bureau International de l'Organisation Mondiale de la Propriété Intellectuelle (OMPI)

REC'D 2 1 DEC 2004 WIPO

PRIORITY

SUBMITTED OR TRANSMITTED IN COMPLIANCE WITH RULE 17.1(a) OR (b) J.-L. Baron

Head, PCT Receiving Office Section Chef de la section "office récepteur du PCT"

BEST AVAILABLE COPY

特許協力条約に基づく国際出題願書 原本(出題用) - 印刷日時 2003年12月04日 (04.12.2003) 木曜日 18時01分58秒

0	受理官庁記入欄	
0-1	国際出願番号	PCT / IB 0 3 / 0 5 8 4 5
0-2	国際出願日	OS BECENCIA 2001
0-3	(受付印)	INTERNATIONAL BUREAU OF WIPO
		PCT International Application
	<u> </u>	
0-4	様式-PCT/RO/101	
0 2	この特許協力条約に基づく国際	
	出展願書は、	· ·
0-4-1	右記によって作成された。	PCT-EASY Version 2.92
		(updated 01.11.2003)
0-5	申立て	
	出願人は、この国際出願が特許協力条約に従って処理されるこ	
	レを請求する。	(00/10)
0-6	出願人によって指定された受理	世界知的所有権機関国際事務局(RO/IB)
0-7	官庁 出願人又は代理人の書類記号	JP030022W0-p
T	発明の名称	表示デバイス駆動回路
	1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	(DRIVING CIRCUIT FOR DISPLAY DEVICE)
TI	出願人	(MITTING OF THE PROPERTY OF TH
11-1	この欄に記載した者は	出願人である (applicant only)
11-2	右の指定国についての出願人で	
	ある。	1.
II-4ja	名称	コーニンクレッカ フィリップス エレクトロニクス
		エヌ ヴィ KONINKLIJKE PHILIPS ELECTRONICS N. V.
II-4en	Name	NL-5621 BA オランダ王国
II-6ja	あて名:	NL-502 DA オランダエ国 アインドーフェン
		フルーネヴァウツウェッハ
II-5en	Address:	Groenewoudseweg 1,
	Address.	NL-5621 BA Eindhoven
		Netherlands
11-6	国籍(国名)	オランダ王国 NL
II-7	住所(国名)	オランダ王国 NL
II-8	電話番号	+31 40 27 43 444
11-9	ファクシミリ番号	+31 40 27 43 489
111-1	その他の出願人又は発明者	
III-1-1	この欄に記載した者は	出願人である (applicant only)
111-1-2	右の指定国についての出願人で	AE
III-1-4j	ある。	日本フィリップス株式会社
a	L.H.i.s.	PHILIPS JAPAN, LTD.
III-1-4e	Mamo	
III-1-5j a	あて名:	108-8507 日本国
		東京都 港区 港南2-13-37 フィリップスピル
III-1-5e	ladanag:	海南2-13-37 フィックラスにか Philips Bldg., 2-13-37, Kohnan,
и 111-1-26	Address:	Minato-ku, Tokyo 108-8507
		Japan
III-1 - 6	国籍(国名)	日本国 JP
III-1-7	住所(国名)	日本国 JP
	上// (日本/	IMTE V

JP030022W0-p

特許協力条約に基づく国際出願顧書 原本(出願用) - 印刷日時 2003年12月04日 (04.12.2003) 木曜日 18時01分58秒

	The state of the s	
III-2	その他の出願人又は発明者	
111-2-1	この欄に記載した者は	発明者である (inventor only)
III-2-4j a	氏名(姓名)	萩野 修司
III-2-4e	Name (LAST, First)	HAGINO, Shuji
 III-2-5j	あて名:	108-85007 日本国
n	Address:	東京都 港区 港南2-13-37 フィリップスビル 日本フィリップス株式会社内 c/o Philips Japan, Ltd. Philips Bldg., 2-13-37, Kohnan, Minato-ku,, Tokyo 108-85007 Japan
111-3	その他の出願人又は発明者	
111-3-1	この欄に記載した者は	発明者である(inventor only)
III - 3-4j	氏名(姓名)	ヘルマン マーチン ルドルフ
III-3-4e	Name (LAST, First)	HERRMANN, Martin Rudolf
1 111 - 3-5j	あて名:	108-8507 日本国
III-3-5e n	Address:	東京都 港区 港南2-13-37 フィリップスビル 日本フィリップス株式会社内 c/o Philips Japan, Ltd. Philips Bldg., 2-13-37, Kohnan, Minato-ku, Tokyo 108-8507 Japan
III-4	その他の出願人又は発明者	
III-4-1	この欄に記載した者は	発明者である (inventor only)
III-4-4j	氏名(姓名)	ラドヴィッチ マルコ
a III-4-4e	Name (LAST, First)	RADOVIC, Marco
n III-4-5j	あて名:	108-8507 日本国
a III-4-5e n	Address:	東京都 港区 港南2-13-37 フィリップスビル 日本フィリップス株式会社内 c/o Philips Japan, Ltd. Philips Bldg., 2-13-37, Kohnan, Minato-ku, Tokyo 108-8507 Japan

JP030022W0~p

特許協力条約に基づく国際出題題書 原本(出題用) - 印刷日時 2003年12月04日 (04.12.2003) 木曜日 18時01分58秒

IV-1	代理人又は共通の代表者、通知 のあて名	
	下記の者は国際機関において右 記のごとく出願人のために行動 する。	代理人(agent)
TV-1-1 ja	氏名(姓名)	青木 宏義
IV-1-len	Name (LAST, First)	AOKI, Hiroyoshi
IV-1-2ja	あて名:	108-8507 日本国
IV-1-2en	Address:	東京都 港区 港南2-13-37 フィリップスビル 日本フィリップス株式会社内 c/o Philips Japan, Ltd. Philips Bldg., 2-13-37, Kohnan, Minato-ku, Tokyo 108-8507
		Japan
IV-1-3	電話番号	+81 3 3740 5019
IV-1-4	ファクシミリ番号	+81 3 3740 5021
TV-1-5	電子メール	Hiroyoshi.Aoki@philips.com
V	国の指定	
V-1	広域特許 (他の種類の保護又は取扱いを 求める場合には括弧内に記載す る。)	AP: BW GH GM KE LS MW MZ SD SL SZ TZ UG ZM ZW 及びハラレプロトコルと特許協力条約の締約国である 他の国 EA: AM AZ BY KG KZ MD RU TJ TM 及びユーラシア特許条約と特許協力条約の締約国であ
		る他の国 EP: AT BE BG CH&LI CY CZ DE DK EE ES FI FR GB GR HU IE IT LU MC NL PT RO SE SI SK TR 及びヨーロッパ特許条約と特許協力条約の締約国であ る他の国 OA: BF BJ CF CG CI CM GA GN GQ GW ML MR NE SN TD TG 及びアフリカ知的所有権機構と特許協力条約の締約国 である他の国
V-2	国内特許 (他の種類の保護又は取扱いを 求める場合には括弧内に記載す る。)	AE AG AL AM AT AU AZ BA BB BG BR BW BY BZ CA CH&LI CN CO CR CU CZ DE DK DM DZ EC EE EG ES FI GB GD GE GH GM HR HU ID IL IN IS JP KE KG KP KR KZ LC LK LR LS LT LU LV MA MD MG MK MN MW MX MZ NI NO NZ OM PG PH PL PT RO RU SC SD SE SG SK SL SY TJ TM TN TR TT TZ UA UG UZ VC VN YU ZA ZM ZW
V-5	指定の確認の宣言	
	出願担4.9(b)の指定に加づめ行法をは、1000 を記述を記述を記述を記述を記述を記述を記述を記述を記述を記述を記述を記述を記述を	
V-6	指定の確認から除かれる国	なし (NONE)
VI	優先権主張	なし (NONE)

特許協力条約に基づく国際出願願書 原本(出顧用) - 印刷日時 2003年12月04日 (04.12.2003) 木曜日 18時01分58秒

JP030022WO-p

VII-1	特定された国際調査機関(ISA)	ヨーロッパ特許庁(EP0)(ISA/EP)
VIII	申立て	申立て数	
VIII-1	発明者の特定に関する申立て	_	
VIII-2	出願し及び特許を与えられる国際出願日における出願人の資格に関する申立て		
A111-3	先の出願の優先権を主張する国際出願日における出願人の資格 に関する申立て	-	
VIII-4	発明者である旨の申立て (米国 を指定国とする場合)	_	
VIII-5	不利にならない開示又は新規性 喪失の例外に関する申立て	-	
IX	照合欄	用紙の枚数	添付された電子データ
IX-1	願書 (申立てを含む)	5	-
IX-2	明細書	12	_
IX-3	請求の範囲	2	_
IX-4	要約	1	EZABSTOO. TXT
IX-5	図面	10	-
IX-7	合計	30	
	添付書類	添付	添付された電子データ
IX-8	手数料計算用紙	✓	-
IX-11	包括委任状の写し	包括委任状番号: GPA 03/0183	-
IX-17	PCT-EASYディスク	_	フレキシフ゛ルテ゛ィスク
IX-19	要約書とともに提示する図の番号	1	
IX-20	Elebrica H. D. E. St. ft.	日本語	
X-1	提出者の記名押印	Haroyoshi A 青木 宏義	toki (
X-1-1	氏名(姓名)	青木 宏義 ′	

受理官庁記入欄

		文座671 此八個	٠ ا
10-1	国際出願として提出された書類の実際の受理の日	08 DECEMBER 2003	(08.12.03)
10-2	図面:		
10-2-1	受理された		
10-2-2	不足図面がある	·	·
10-3	国際出願として提出された書類 を補完する書類又は図面であっ てその後期間内に提出されたも のの実際の受理の日(訂正日)		
10-4	特許協力条約第11条(2)に基づ く必要な補完の期間内の受理の 日		
10-5	出願人により特定された国際調 査機関	ISA/EP	
10-6	調査手数料未払いにつき、国際 調査機関に調査用写しを送付し ていない		

JP030022W0-p

5/5

特許協力条約に基づく国際出願願書 原本(出願用) - 印刷日時 2003年12月04日(04.12.2003) 木曜日 18時01分58秒

国際事務局記入欄

11-1	記録原本の受理の日	_
		_

明 細 書

表示デバイス駆動回路

5

10

15

20

25

技術分野

本発明は、広く表示デバイスの駆動回路に関する。本発明は特に、表示デバイスにおける容量性負荷に目標電圧信号を供給する駆動回路に関し、より具体的には、液晶表示パネルなどの表示デバイスの列電極に画素情報信号に応じた電圧を印加する表示駆動回路などに関する。

背景技術

この種の駆動回路として特許文献1に記載のものがある。この駆動回路は、バッファアンプ部において1水平期間ごとのコモン電圧の反転時に、予めプリチャージ用スイッチ素子をオンすることで電源電位又は接地電位に出力端子をプリチャージし、その後に選択スイッチ素子を働かせて中間電位まで電位を下降又は上昇させる。これにより、出力電圧を電源電位又は接地電位のプリチャージ後に中間電位に引き込むので目標電圧が中間電位付近にある場合、速く液晶容量に所要の電圧を書き込むことができるようにしている。

しかしながら、この文献の駆動回路は、負荷に接続される出力端子を一旦中間電位に引き込んだ後に目標電圧に安定させるので、目標電圧レベルが中間電位に丁度等しくない限り、出力電圧は当該中間電位から目標電圧レベルまで遷移を伴い、当該負荷の駆動にロスが生じてしまうものである。このため、当該目標電圧の出力をなす増幅器は不要な電力を消費してしまうことになる。このことは、当該中間電位から相当に隔たるレベルの目標電圧をとりうる装置、すなわち広いダイナミックレンジにて動作するシステムほど大きな問題となる。

【特許文献1】

特開平8-122733号公報 (特に、段落番号 [0054] ないし [005 7]、[0065]及び[0066]並びに[0074]参照)

発明の開示 5

(目的)

本発明は、上述した点に鑑みてなされたものであり、その目的とするところは、 目標電圧の出力をなす増幅器の消費電力を削減することのできる駆動回路を提供す ることにある。

本発明の他の目的は、省電力化に寄与することのできる駆動回路を提供すること 10 である。

(構成).

15

これら目的を達成するため、本発明の一態様による駆動回路は、表示デバイスの 容量性負荷を駆動する駆動回路であって、呈すべき目標電圧を有する駆動信号を供 給する駆動信号供給手段と、前記駆動信号を受け、前記容量性負荷に前記駆動信号 を選択的に出力する増幅段と、前記容量性負荷にそれぞれオン時に正極性電流及び 負極性電流を選択的に供給する一対の電流源と、を有し、前記駆動信号に応じて前 記電流源のいずれか一方のみがオンとされた後にオフとされる前動作と、この前動 作を経た後に前記増幅段が前記駆動信号を前記容量性負荷に出力する状態に切り換 20 わる後動作とを含む反復動作を繰り返す、駆動回路としている。

このようにすることにより、容量性負荷のチャージ/ディスチャージが電流源に より行われるので、出力の目標電圧までの電圧変化は徐々に目標に近づく形となり、 当該負荷の駆動ロスを抑えることができる。

この態様において、前記前動作における当該電流源のオン期間長及び/又は当該 電流源の電流供給レートは、当該反復動作の1の繰返期間における前記駆動信号の 25 値に応じて可変であるものとすることができる。これにより、所定の基準電圧に基 づいて当該前動作終了後に出力をほぼ目標電圧に等しくすることができるので、増

10

幅段はその後の安定な電圧出力をなすためだけに稼働されればよく、当該増幅段の 無駄な消費電力を極力抑えることができる。

また、前記前動作における当該電流源のオン期間長及び/又は当該電流源の電流 供給レートは、当該反復動作の1の繰返期間における前記駆動信号の値及び当該1 の繰返期間の前の繰返期間における前記駆動信号の値に応じて可変であるものとし てもよい。このようにすると、上記基準電圧を用いなくとも、当該前動作終了後に 出力をほぼ目標電圧に等しくすることができる。

上記態様及びその実施形態においては、前記目標電圧は、階調電圧であるものとしたり、前記容量性負荷は、液晶セルであるものとしたり、或いは前記駆動信号供給手段は、ディジタル/アナログ変換手段を含むものとすることができる。これにより、表示デバイスにおいて上述した効果を遺憾なく発揮させることができる。

本発明はまた、上述した駆動回路の特徴を活かした表示装置を提供するものでもある。

なお、上記増幅段は、駆動信号を選択的に出力する形態であればよく、後述する 15 ような増幅器を備えていない形態をも含むものと解すべきである。

図面の簡単な説明

図1は、本発明の第1実施例による駆動回路の概略的構成を示すブロック図である。

20 図2は、図1に示される駆動回路の動作を示すタイムチャートである。

図3は、本発明の第2実施例による駆動回路の概略的構成を示すブロック図である。

図4は、図3に示される駆動回路の動作を示すタイムチャートである。

図5は、本発明による改変例の駆動回路の概略的構成を示すブロック図である。

25 図6は、各実施例に適用される制御信号生成回路を含む駆動回路前段の構成を示すプロック図である。

図7は、制御信号生成回路におけるルックアップテーブルメモリのデータ格納態

様を示すテーブルである。

図8は、階調レベルと駆動電圧値との関係を示す概念図である。

図9は、本発明の第3実施例による駆動回路の概略的構成を示すブロック図である。

5 図10は、図9に示される駆動回路の動作を示すタイムチャートである。

発明を実施するための最良の形態

以下、本発明の実施の形態について、実施例に基づき添付図面を参照して詳細に 説明する。

10 図1は、本発明の第1実施例による駆動回路の概略的構成を示している。

この駆動回路は、表示デバイスの容量性負荷を駆動するものであり、本例では、 パッシブ又はアクティブマトリクス型液晶表示パネルの列電極の各々に画素情報信 号を供給するための駆動回路としている。

本駆動回路は、初段に、呈すべき目標電圧を有する駆動信号を供給する駆動信号 供給手段としての、ディジタル/アナログ変換機能を具備する階調電圧発生回路1 15 0を有する。階調電圧発生回路10は、直列接続された複数の抵抗素子により形成 される分圧回路を有し、図示されるように、当該分圧回路の一端が正側電源電圧V d d に結合され、その他端が負側電源電圧Vssに結合され、Vdd-Vss間電 圧を分圧して漸進的に増加又は減少する複数の階調電圧を生成する。抵抗素子の共 通接続点には、それぞれスイッチ素子の一端が接続され、スイッチ素子の他端は全 20 て共通接続され階調電圧発生回路10の出力端として導出される。スイッチ素子は、 それぞれ個別に制御可能となっており、入力の画素情報信号Vdataに応じてい ずれか1つがオンに切り換えられる。これにより、分圧回路により形成される種々 の階調電圧のうち画素情報信号Vdataにより示される階調に対応する階調電圧 をオンとなったスイッチ素子のみが中継し、その中継された当該階調電圧を有する 25 駆動信号Vinが出力される。

本駆動回路はまた、この駆動信号Vinを受ける増幅段20を有する。この増幅

10

15

20

段20は、信号入出力端子及び正負電源端子を有する増幅器21と、増幅器21の信号出力端子及び正電源端子にそれぞれ結合される一対のスイッチ素子SW $-A_0$, SW $-A_1$ とを有する。一方のスイッチ素子SW $-A_0$ は、増幅器21の正電源端子にその一端が接続され正側電源電圧Vddにその他端が接続される。他方のスイッチ素子SW $-A_1$ は、増幅器21の信号出力端子にその一端が接続され出力ライン40にその他端が接続される。このスイッチ対SW $-A_0$, SW $-A_1$ は、そのオン/オフ動作が連動するものであり、共通の制御信号 C_A に応答して同時にオン又はオフとなる。スイッチ対SW $-A_0$, SW $-A_1$ がオンのときには、階調電圧発生回路10からの駆動信号Vinが、稼働状態とされた増幅器21を介して出力ライン40に出力される。スイッチ対SW $-A_0$, SW $-A_1$ がオフのときには、増幅器21には電源が入らず、また増幅器21は出力ライン40と切り離されるので、増幅器21は電力消費を伴わない。なお、本例では、駆動信号Vinの出力ライン40への中継/非中継を制御するための手段として2つのスイッチSW $-A_0$, SW $-A_1$ によるスイッチ対の構成を採用しているが、当該手段としては、増幅器21への給電制御をなす片方のスイッチSW $-A_0$ のみの構成としてもよい。

本駆動回路はさらに、増幅段 20の後段に出力段 30を有する。この出力段 30は、正側電源電圧 V d dに結合され正極性の電流(出力ライン 40へ流れる電流)を発生する、好ましくは安定化された電流源 I p c p と、負側電源電圧 V s s に結合され負極性の電流(出力ライン 40 から流れる電流)を発生する、好ましくは安定化された電流源 I p c n とを基礎的に構成要素としている。出力段 30 はまた、電流源 I p c p と出力ライン 40 との間及び電流源 I p c n と出力ライン 40 との間にそれぞれ結合されるスイッチ S W - B 及び S W - C を有する。スイッチ S W - B 及び S W - C との導通 / 非導通を制御するものであり、制御信号 $C_{\rm B}$, $C_{\rm C}$ により個別にオンオフ制御可能となっている。スイッチ S W - B を介して出力ライン 40 に供給され、スイッチ S W - C がオンのときには電流源 I p c p からの正極性電流がスイッチ S W - B を介して出力ライン 40 に供給され、スイッチ S W - C がオンのときには電流源 I p c n からの負極性電流がスイッチ S W - C を介して出力ライン 40 には電流源 I p c n からの負極性電流がスイッチ S W - C を介して出力ライン 40 には電流源 I p c n からの負極性電流がスイッチ S W - C を介して出力ライン 40

10

25

に供給される。なお、本例では、スイッチSW-B及びSW-Cのどちらか一方だけがオンとなるようにしており、両者を同時にオンとする制御は行われないようにしている。

出力ライン40は、本例では液晶表示パネルにおいて長手状に延在する列電極に接続される。列電極は、液晶表示パネルにおける液晶媒体の1つの画素の光学的状態を定めるための一方の電位を規定するものであり、他方の電位を規定する例えばいわゆる共通電極50とともに、当該液晶媒体を局部的に電圧を印加する。この場合、列電極及び液晶媒体は、出力ライン40と共通電極50とに挟まれた等価キャパシタンスCcolとみなすことができる。駆動回路は、この等価キャパシタンスCcolを容量性負荷として駆動信号を供給する。なお、本例は、画素毎にTFT(薄膜トランジスタ)などの能動素子を設け、列電極に供給された駆動信号に応じて当該能動素子を介して当該一方の電位を付与する構成もカバーするものであるし、また、列電極に交差して長手状に延在する行電極が共通電極50の代わりとなる構成もカバーするものである。

15 次に、図2のタイムチャートを参照してこの駆動回路の動作を説明する。

駆動回路は、階調電圧を担う駆動信号Vinの更新周期である1水平走査期間(1H)において、電流源を基礎とする出力段30の前動作と、この前動作の後に増幅段20が出力ライン40を最終的に駆動信号Vinの電位に安定させる後動作とを行うことをその基本動作とするものである。

20 より詳しくは、ある水平走査期間において、先ず出力段30におけるスイッチSW-Bのみがオンとされる(t1)。これにより、電流源Ipcpの出力電流が出力ライン40に流れ、当該電流によって等価キャパシタンスCcolはチャージされ、その両端間電圧は徐々に上昇する(t1-t2, Vout(1)参照)。

ある所定の期間 T_0 が過ぎると(t_2)、スイッチSW-Bがオフとされ、今度はスイッチ $SW-A_0$, $SW-A_1$ がオンとされる。これにより、電流源 I_pcp による等価キャパシタンスCcolofのチャージは停止するとともに、増幅器21の出力が出力ライン40に供給される。したがって、当該水平走査期間において画素情

10

15

20

25

報信号Vdataにより指定された目標の階調電圧を有する駆動信号Vinが増幅器21により出力ライン40に中継され、出力ライン40は、当該駆動信号レベルに収束する(t2-t3, Vout(1)参照)。

次の水平走査期間においても、出力段30のスイッチの動作と増幅段20の動作とによる一連の動作が行われる。但し、期間 t 1 - t 3のように正極性の駆動がなされた後は、負極性の駆動がなされる。それ故、当該次の水平走査期間においては、スイッチSW-Cのみがオンとされ(t 3)、出力ライン40から電流源Ipcnに電流が引き込まれ、当該電流によって等価キャパシタンスCcolはディスチャージされ、その両端間電圧は徐々に下降する(t 3 - t 4, Vout(1)参照)。そして同様に所定の期間Toが過ぎると(t 4)、スイッチSW-Cがオフとされ、今度はスイッチSW-Ao, SW-Aiがオンとされる。これにより、電流源Ipcnによる等価キャパシタンスCcolのディスチャージは停止するとともに、増幅器21の出力が出力ライン40に供給される。したがって、当該水平走査期間において画素情報信号Vdataにより指定された目標の階調電圧を有する駆動信号Vinが増幅器21により出力ライン40に中継され、出力ライン40は、当該駆動信号レベルに収束する(t 4 - . Vout(1)参照)。

このように、駆動回路は、水平走査周期毎に駆動する極性を交番させながら、駆動信号Vinに応じて電流源Ipcp,Ipcnのいずれか一方のみがオンとされた後にオフとされる前動作(プリチャージ期間)と、この前動作を経た後に増幅段20が当該駆動信号Vinを容量性負荷としての等価キャパシタンスCcolに出力する状態に切り換わる後動作とを含む反復動作を繰り返すのである。

このような構成及び動作の駆動回路によって、本発明特有の効果を奏することができる。すなわち、等価キャパシタンスCcolのチャージ/ディスチャージを出力段30の電流源Ipcp, Ipcnにより行うので、出力ライン40の目標電圧までの電圧変化は徐々に目標に近づく形となり電圧源の場合よりもなだらかであり、当該等価キャパシタンスの駆動ロスを抑えることが可能となるのである。

この効果は、出力段30の電流源Ipcp、Ipcnをアクティブにするオン期

10

15

20

間(プリチャージ期間)長を一定(To)とせず、可変なものとし、しかも入力信号 V data V x data V

なお、本例では、いわゆる交流駆動方式を採用しており、共通電極50に供給される基準電位に対して正極性の目標電圧と負極性の目標電圧とを水平走査期間毎に交互に出力するようにしているが、本発明は、このような交流駆動形態のものに限定されない。今回の水平走査期間の駆動信号Vinが呈する目標電圧が前回の水平走査期間の駆動信号Vinが呈する目標電圧が前回の水平走査期間においてチャージ可能な電流源Ipcpを使うべくスイッチSWーBがオンとし、逆に前者が後者よりも小さいときは今回の水平走査期間においてディスチャージ可能な電流源Ipcnを使うべくスイッチSWーCがオンとする制御に改変することにより、前後の水平走査期間にわたり同極性の目標電圧を適正に出力することができる。後述する実施例においても同様の改変が可能である。

以上の例は、電流源 I p c p, I p c n のプリチャージ期間長の制御に基づくものであるが、次のように電流源 I p c p, I p c n の電流供給能力、換言すればプリチャージレート或いは電流供給レートを制御するようにしてもよい。

図3は、かかる電流供給レート可変型駆動回路を示しており、定レート型の電流 25 源 I p c p, I p c n に代えて、可変レート型の電流源 I p c p v, I p c n v が 採用されている。また、これら電流源 I p c p v, I p c n v にそれぞれに適した レートを指定するための制御信号 C I R, C I c が入力されている。

10

15

25

図3の構成は、プリチャージ期間長及びレートの双方を可変とする場合にも適用可能である。すなわち、プリチャージ期間長及びレートのどちらも駆動信号Vinの値に応じて適切なものとするように、スイッチSW-B,-Cの制御信号 C_B , C_C とレート制御信号 C_B , C_C とを規定すればよい。

なお、駆動信号Vinの値に応じてプリチャージ期間長及びレートの少なくとも 一方を制御する形態によれば、電流源によるチャージ/ディスチャージ動作が終わ った後は既に駆動電圧に達しているので、従来のような出力ラインを最終的に目標 電圧にまで引き込むための増幅器の必要性は、格段に低くなり、適用する装置又は システムによっては、図5に示されるように増幅器21自体を省くようにすること も可能である。これにより、これまで増幅器21に費やされていた電力が皆無とな り、駆動回路全体の省電力化に大きく貢献することになる。

次に、プリチャージ期間長及びレートの設定の仕方について具体的に説明する。 20 図6は、制御信号CA, CB, CCの生成回路を含む駆動回路前段の構成を示している。

図示せぬ信号系から供給されたディジタルの画像信号Dvは、一旦、2ラインメモリ110に記憶されるとともに、メモリ110からの読み出し出力がデコーダ120に転送される。メモリ110は、2つの水平走査期間に相当する画像データを記憶することが可能となっており、該画像データは、例えば、1画素当たり6ビットの構成で各画素の階調レベルの絶対値を表し、付加的なもう1ビットで各画素の階調レベルの極性を表している。

10

15

20

25

メモリ110に記憶されたデータは、現に表示しようとしている水平走査期間におけるデータ(今回データ)としてデコーダ120に転送されると、デコーダ120は、その転送データに基づいて、階調電圧発生回路10におけるスイッチ素子のどれをオンとすべきかを解読し、当該解読結果に応じた画素情報信号Vdataを発生する。階調電圧発生回路10は、既に述べたように、この画素情報信号Vdataに応じた階調レベルに対応するスイッチをオンとして対応する駆動信号Vinを後段回路に供給する。

メモリ 1 1 1 0 の出力は、制御信号生成回路 1 3 0 にも転送される。制御信号生成回路 1 3 0 は、今回データの他に、前回データすなわち現に表示しようとしている水平走査期間の直前の水平走査期間のデータも受け取り、これら今回及び前回データに基づいて制御信号 C_B , C_C を生成するルックアップテーブル(LUT)メモリ 1 3 1 を有する。

図7は、LUTメモリ131に記憶されるデータを概念的に表している。図7のテーブルにおいては、駆動電圧レベルの高低及び黒白レベルとともに、行により前回の画素データの種類が表され、列により今回の画素データの種類が表され、該当行と該当列とが交差する欄には制御信号 C_B , C_c に今回設定すべき値が示される。例えば、前回の画素データが負極性の"2"という値で、今回の画素データが正極性の"1"という値であれば、"N2P1"の欄に制御信号 C_B , C_c の設定態様を表すデータが記憶される。当然、前回も今回も画素データが同じであれば、制御信号 C_B , C_c の値も変わらないことになり、そのような場合の欄は"0"で表されている。

かかる"0"の欄は、このテーブルの左上から右下への対角線を形成するが、この対角線の上側の欄は、水平走査期間においてスイッチSW-Bが選択され、下側の欄は、水平走査期間においてスイッチSW-Cが選択される場合に相当する。

記憶すべき制御信号C_B, C_cの設定態様を表すデータとしては、プリチャージ期間を変える実施例を実現する場合はその期間長を表すデータが、プリチャージレートを変える実施例を実現する場合はそのチャージレートを表すデータが採用される

例を挙げると、NON2の欄に示される期間長又はチャージレートは、NON1の欄に示されるものよりも大きなものとなる。これは、図8に示されるように、負極性の最も黒いレベルから1ステップだけ白に近い黒いレベルに変える場合(NON1)より、2ステップ白に近い黒いレベルに変える場合(NON2)の方が駆動する電圧レベルを大きく変えなければならないからである。

なお、NON1, NON2, …の各欄のプリチャージ期間長の値を t NON1, t NON2, …で示すと、例えば、

10 $(t P O N O - t P O N I) > (t P O N I - t P O N 2) > (t P O N 2 - t P O N 3) > \cdots$

という関係とすることにより、表示画像にガンマ特性を付与することができ、また 各項の差の値を種々調整することが可能となる。

同様に、NON1, NON2, …の各欄のプリチャージレートの値をIpNON 15 1, IpNON2, …で示すと、

 $(IpP0N0-IpP0N1) > (IpP0N1-IpP0N2) > (IpP0N2-IpP0N3) > \cdots$

という関係で置き換えることができる。

かくして、このようにして定められるプリチャージ期間長及び/又はプリチャー 20 ジレートを示すように制御信号 C_B , C_c (又は CI_B , CI_c) を規定することにより、電流源の適正なプリチャージの制御が実現できる。

プリチャージの制御を簡単化した場合の例として、図9に示される構成を採用してもよい。

図9の構成には、図3に示される構成の出力段30の後段にさらに追加のスイッ 25 チ対が設けられている。このスイッチ対は、正側電源電圧Vddと出力ライン40 との間を接続するスイッチSW-Dと負側電源電圧Vssと出力ライン40との間を接続するスイッチSW-Eとによって構成される。

15

20

この構成は、図10に示されるように、プリチャージ期間Tp。,Tp $_1$ において先ず、駆動信号Vinに応じて正極性駆動であればスイッチSW-Dが所定期間T $_0$ ′、負極性駆動であればスイッチSW-Eが所定期間T $_0$ ′、それぞれオンとなり、-旦電源電圧の最大レベルVddまで引き上げられ又は最小レベルVssまで引き下げる。その後、スイッチSW-B又はSW-Cが当該水平走査期間における駆動信号Vinに応じてオンに制御される。図10から分かるように、スイッチSW-Cが選択されるときは、電流源Ipcnvによるディスチャージがなされて目標電圧までの電圧下降が奏され、スイッチSW-Bが選択されるときは、電流源Ipcnvによるチャージがなされて目標電圧までの電圧上昇が奏される。

10 この構成においては、目標電圧までのプリチャージの制御は、制御信号 C_B , C_c を用いてプリチャージの期間長に基づいてもよいし、制御信号 CI_B , CI_c を用いてプリチャージのレートに基づいてもよい。

これにより、当該プリチャージの期間長又はレートの値は、固定値であるVdd, Vssを基準にして今回データのみで規定することができるので、これらを定める のに上述したような前回データを参照する必要がなく、構成の簡単化が図られるの である。

なお、上記実施例においては階調電圧を目標電圧として液晶表示デバイスに供給 する形態に限定して説明したが、本発明は必ずしもこのような形態に限定されない。 以上、本発明による代表的実施例の幾つかを説明したが、当業者であれば、請求 の範囲に記載の発明の主旨に逸脱することなく、これら実施例を必要に応じて種々 改変することができる。

産業上の利用の可能性

本発明は、容量性負荷に目標電圧信号を供給する駆動回路及びこれを用いた装置 25 に適用することができる。

請求の範囲

1. 表示デバイスの容量性負荷を駆動する駆動回路であって、

呈すべき目標電圧を有する駆動信号を供給する駆動信号供給手段と、

5 前記駆動信号を受け、前記容量性負荷に前記駆動信号を選択的に出力する増幅段 と、

前記容量性負荷にそれぞれオン時に正極性電流及び負極性電流を選択的に供給する一対の電流源と、

を有し、

10 前記駆動信号に応じて前記電流源のいずれか一方のみがオンとされた後にオフと される前動作と、この前動作を経た後に前記増幅段が前記駆動信号を前記容量性負 荷に出力する状態に切り換わる後動作とを含む反復動作を繰り返す、 駆動回路。

- 15 2. 請求項1に記載の駆動回路であって、前記前動作における当該電流源のオン期間長及び/又は当該電流源の電流供給レートは、当該反復動作の1の繰返期間における前記駆動信号の値に応じて可変である、駆動回路。
- 3. 請求項1に記載の駆動回路であって、前記前動作における当該電流源のオ 20 ン期間長及び/又は当該電流源の電流供給レートは、当該反復動作の1の繰返期間 における前記駆動信号の値及び当該1の繰返期間の前の繰返期間における前記駆動 信号の値に応じて可変である、駆動回路。
- 4. 請求項1ないし3のうちいずれか1つに記載の駆動回路であって、前記目 25 標電圧は、階調電圧である、駆動回路。

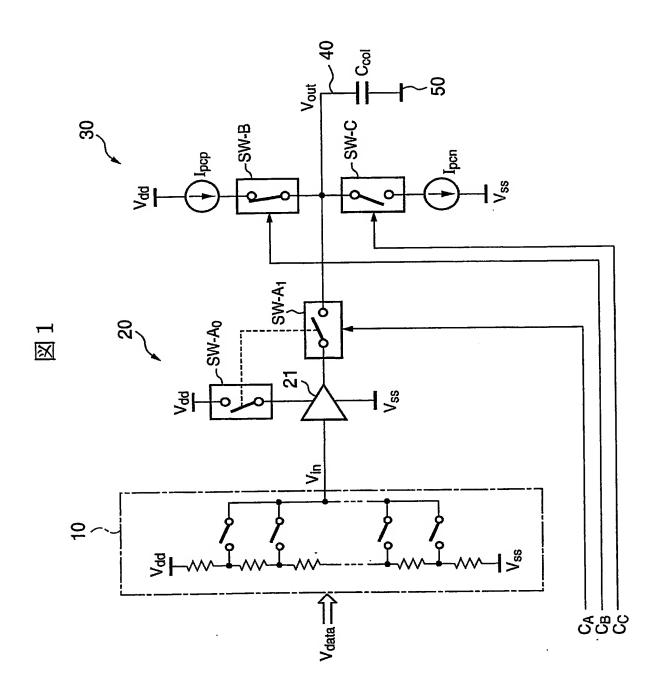
- 5. 請求項1ないし4のうちいずれか1つに記載の駆動回路であって、前記容 量性負荷は、液晶セルである、駆動回路。
- 6. 請求項1ないし5のうちいずれか1つに記載の駆動回路であって、前記駆 5 動信号供給手段は、ディジタル/アナログ変換手段を含む、駆動回路。
 - 7. 請求項1ないし6のうちいずれか1つに記載の駆動回路を用いた表示装置。

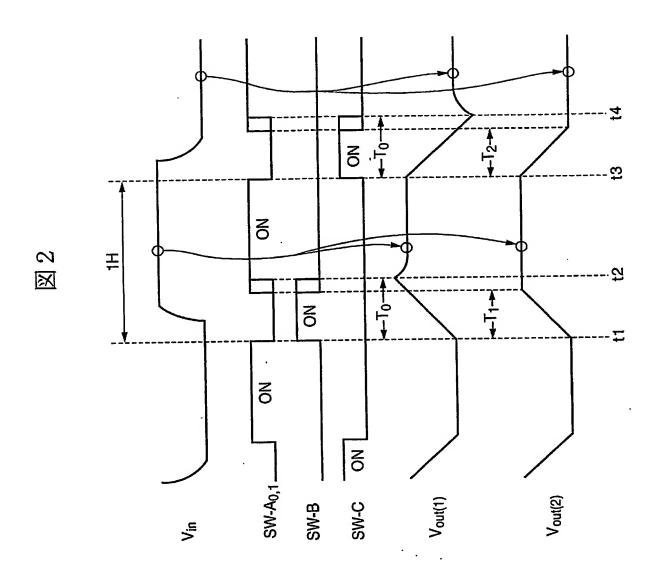
10

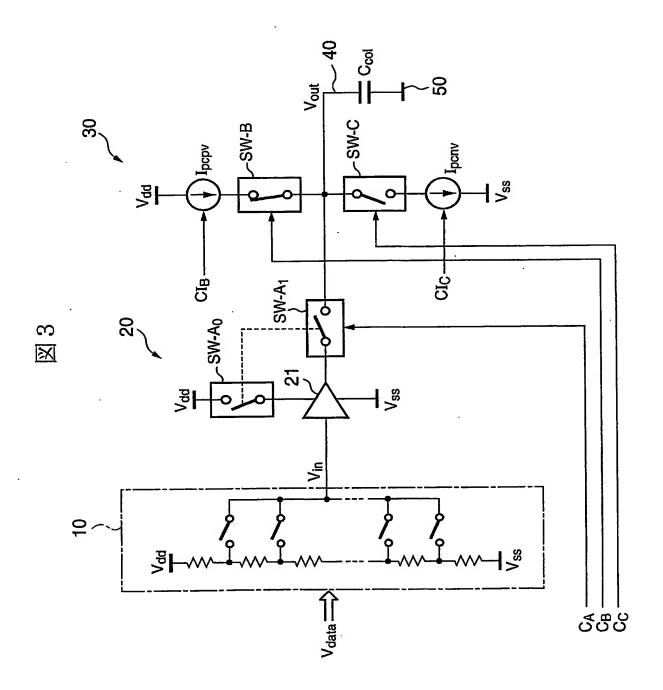
15

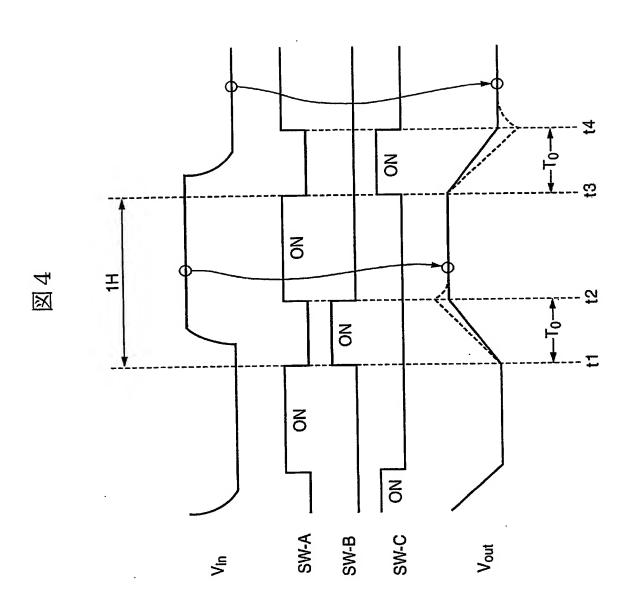
要 約 書

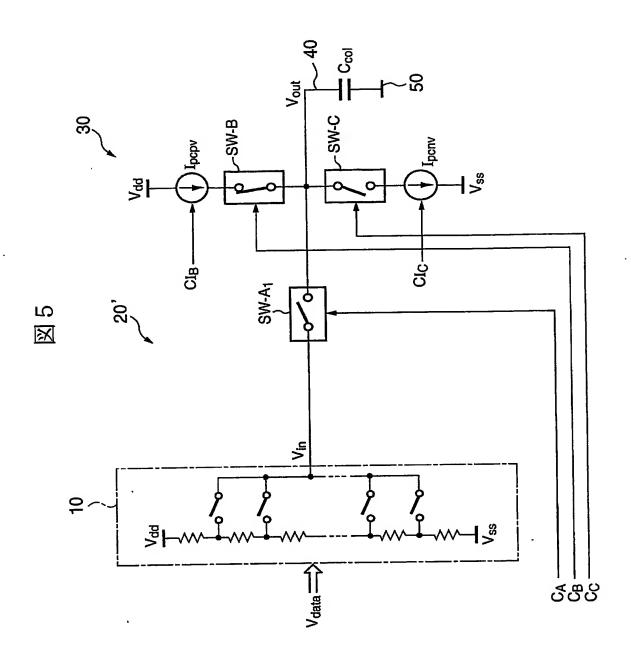
目標電圧の出力をなす増幅器の消費電力を削減することのできる駆動回路を提供する。表示デバイスの容量性負荷Ccolを駆動する駆動回路において、呈すべき目標電圧を有する駆動信号Vinを供給する駆動信号供給手段10と、駆動信号Vinを受け、容量性負荷Ccolに駆動信号Vinを選択的に出力する増幅段20と、容量性負荷Ccolにそれぞれオン時に正極性電流及び負極性電流を選択的に供給する一対の電流源Ipcp,Ipcnと、を有する。本駆動回路は、駆動信号Vinに応じて電流源Ipcp,Ipcnのいずれか一方のみがオンとされた後にオフとされる前動作と、この前動作を経た後に増幅段20が駆動信号Vinを容量性負荷Ccolに出力する状態に切り換わる後動作とを含む反復動作を繰り返す。

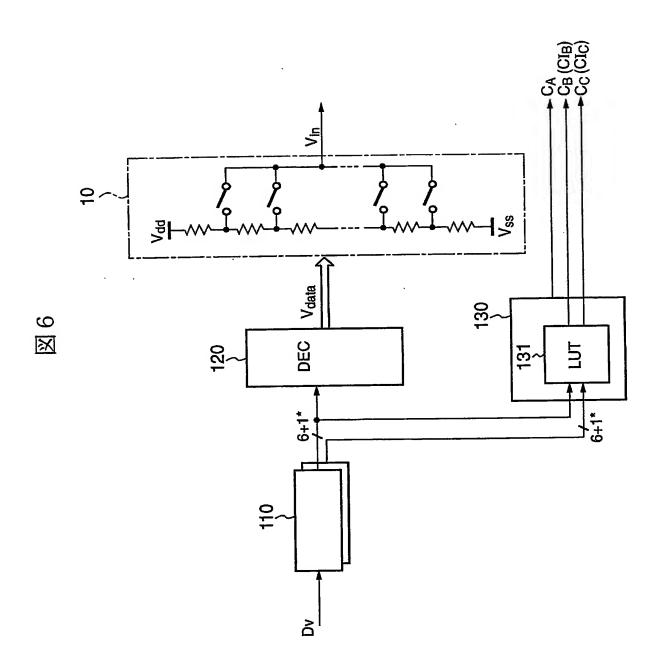












高電圧アベル 正極性 今回画案データ Ш -Ш ↑ 負極性 SW-C選択 毎電圧フベラ → 黒っ 0 **=** 田檀姓 負極性 Ш ← —— Ш 低電圧レベル 前回画案データ ――高電圧レベル

図7

